

MJX440/MJX330
MjxCfg
User's Manual

Rev.2.30 2004/02/03

変更履歴

バージョン	変更内容	変更日
2.10	Flash設定 項目追加	01/12/07
2.11	誤字修正	01/12/19
2.12	用語を修正 (I/F→インターフェース)	02/01/09
2.20	MIPS/EJTAG2.6 追加に伴う変更 設定画面を追加	03/04/16
2.22	<ul style="list-style-type: none"> •VR5500 追加に伴う変更(設定画面を追加) •NB85E 設定画面を修正 •MJX330 設定画面の修正 	03/08/20
2.23	<ul style="list-style-type: none"> •誤字、脱字修正 	03/09/02
2.30	<ul style="list-style-type: none"> •MJX 新機種選択を追加 •MJXDEBW 設定画面を追加 •ETM 設定画面を追加 	04/02/03

ご注意

- 本マニュアルの一部または全部を無断で複製することはできません。
- 本製品を運用した結果の影響については、いかなる責任も負いません。
- 本製品の仕様および本マニュアルの内容は予告なく変更することがあります。
- Windows は、米国 Microsoft 社の登録商標です。
- MULTI は、米国 Green Hills Software 社の登録商標です。

©1999-2004 Lightwell Co. , Ltd. All rights reserved.

Printed in Japan

住所: 〒167-0051 東京都杉並区荻窪 5-20-12

TEL: 03-3392-3331

FAX: 03-3393-3878

E-mail: ZAXSupport@lightwell.co.jp

URL: <http://www.lightwell.co.jp/ZAX/>

2004 年 2 月

本マニュアルの内容は、次のとおりです。

第一章 コンフィグレーションファイル

コンフィグレーションファイルについての説明と、コンフィグレーションファイルを設定するために必要な情報を記述しています。

第二章 MJX 機種選択

MJX の機種を選択することについて記述しています。

第三章 CPU選択

CPU の種別を選択することについて記述しています。

第四章 コンフィグレーション設定

コンフィグレーションの設定について以下の分類に従って記述しています。

4.1 製品別設定

4.1.1 MJX440 の設定

4.1.2 MJX330 の設定

4.2 JTAG 設定

4.3 エミュレーションメモリ設定(ROM)

4.4 ホスト環境

4.5 MJXDEBW 設定

4.6 CPU 個別設定

4.6.1 V831 設定

4.6.2 NB85E 設定

4.6.3 MIPS/EJTAG 設定(MIPS/EJTAG)

4.6.4 MIPS/EJTAG2.6 設定(MIPS/EJTAG2.6)

4.6.5 ARM 設定(MJX440 for ARM)

4.6.6 ARM 設定(MJX330 for ARM)

4.6.7 VR5500 設定

4.7 ETM 設定

4.8 Flash設定

もくじ

第一章 コンフィグレーションファイル.....	6
第二章 MJX 機種選択	9
第三章 CPU選択.....	10
第四章 コンフィグレーション設定	11
4.1 製品別設定.....	13
4.1.1 MJX440 設定 (MJX440)	13
4.1.2 MJX330 設定 (MJX330)	15
4.2 JTAG 設定 (JTAG).....	17
4.3 エミュレーションメモリ設定 (ROM)	20
4.4 ホスト環境 (ENV).....	22
4.5 MJXDEBW 設定 (MJXDEBW)	24
4.6 CPU 個別設定	25
4.6.1 V831 設定 (V831).....	25
4.6.2 NB85E 設定 (NB85E).....	26
4.6.3 MIPS/EJTAG 設定 (MIPS/EJTAG).....	28
4.6.4 MIPS/EJTAG2.6 設定 (MIPS/EJTAG2.6)	31
4.6.5 ARM 設定 (ARM) ~MJX440 for ARM	33
4.6.6 ARM 設定 (ARM) ~MJX330 for ARM	34
4.6.7 VR5500 設定 (VR5500)	36
4.7 ETM 設定 (ETM).....	37
4.8 Flash 設定 (Flash)	38
検索項目.....	40

第一章 コンフィグレーションファイル

コンフィグレーションファイルは MJXDEBW デバッガプログラムが動作するために必要な環境設定を記述するファイルです。

MJXDEBW デバッガプログラムを使用する前に、ターゲットシステム毎にコンフィグレーションファイルを作成しなければなりません。

コンフィグレーションの設定はコンフィグ設定支援プログラム(MjxCfg.exe)を用います。

【注意】 コンフィグレーション設定は慎重に行ってください。コンフィグレーション設定が間違っていると MJXDEBW デバッガプログラムが正常に動作しない場合があります。

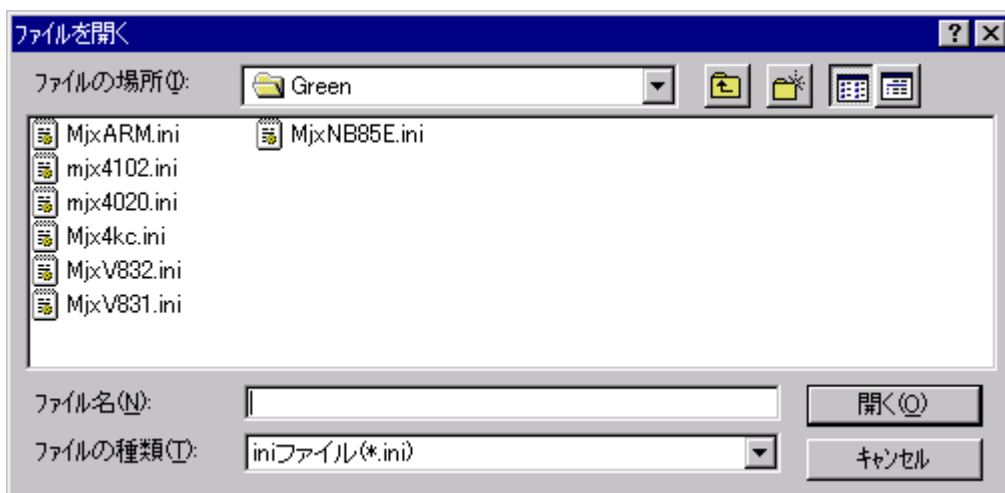
コンフィグレーションファイルはテキストファイルですがコンフィグ設定支援プログラム以外で変更しないでください

第一章 コンフィグレーションファイル

コンフィグ支援プログラム(MjxCfg.exe)の起動手順

すべての機器の電源を投入した後、スタートメニューから MJXCFG を起動してください。手順は、次のとおりです。

1. スタートメニュー
2. プログラム(P)
3. MJX440 Tools
4. MJXCFG Configuration Tool



CPU ごとにテンプレートが用意されていますのでご利用ください。

新たにコンフィグレーションファイルを作成する場合は、新しいファイル名を指定します。

コンフィグレーション設定は以下の項目に分類されます。

[MJX 機種選択](#)

[CPU 選択](#)

製品別設定

[MJX440 設定](#)

[MJX330 設定](#)

[JTAG 設定](#)

[エミュレーションメモリ設定](#)

[ホスト環境](#)

[MJXDEBW 設定](#)

CPU 個別設定

[V831 設定](#)

[NB85E 設定](#)

[MIPS/EJTAG 設定](#)

[MIPS/EJTAG2.6 設定](#)

[ARM 設定 \(MJX440 forARM\)](#)

[ARM 設定 \(MJX330 forARM\)](#)

[VR5500 設定](#)

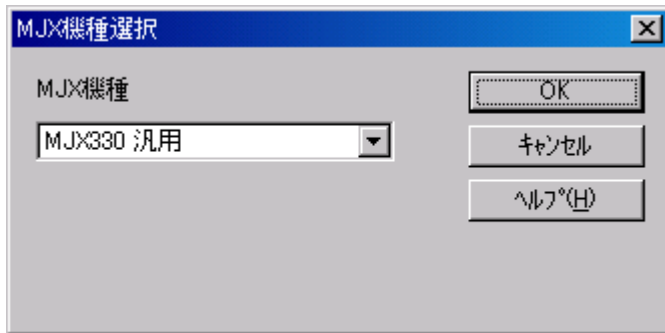
[ETM 設定](#)

[Flash 設定](#)

第二章 MJX 機種選択

MJX の機種を選択します。

MJX の機種の選択は、[コンフィグレーションファイル](#)を新規作成するときのみ行うことができます。



【注意】「MJX330 for ARM7/9」において MJX330 本体裏面のシールに記載されている型番が **MJX330-ARM-XXX** となっているものは「MJX330 for ARM7/9」の旧型機になります。この場合は「MJX330 for ARM7/9」を選択してください。それ以外の場合は「MJX330汎用」を選択して「第三章 CPU 選択」において「ARM7/9」を選択してください。

第三章 CPU選択

CPUの種別を選択します。

CPUの選択は、[コンフィグレーションファイル](#)を新規作成するときのみ行うことができます。

既存の[コンフィグレーションファイル](#)のCPUは変更できません。

コンフィグレーションの設定必要項目はCPU毎に異なります。

Bi-endian CPUの場合、エンディアン指定も行います。

実行時のダイナミックなエンディアンの切替はできません。



【注意】「第二章 MJX 機種選択」において個別 CPU 対応機種を選択した場合、このウインドウが出ない場合があります。その時は、「第四章 コンフィグレーション設定」へ進んでください。

第四章 コンフィグレーション設定

コンフィグレーションの設定について以下の分類に従って記述しています。
コンフィグレーションの設定は、機種ごとにページの構成が違います。
以下のリンクに従って設定してください。

●MJX330 for ARM7/9

[MJX330 設定](#)

[JTAG 設定](#)

[ENV 設定](#)

[MJXDEBW 設定](#)

[FLASH 設定](#)

[MJX330 ARM 設定](#)

●MJX330 for EJtag2.5/2.6

[MJX330 設定](#)

[JTAG 設定](#)

[ENV 設定](#)

[MJXDEBW 設定](#)

[FLASH 設定](#)

[MIPS/EJtag2.6 設定](#)

●MJX330 for VR5500

[MJX330 設定](#)

[JTAG 設定](#)

[ENV 設定](#)

[MJXDEBW 設定](#)

[FLASH 設定](#)

[VR5500 設定](#)

●MJX330 for NB85E

[MJX440 設定](#)

[ROM 設定](#)

[ENV 設定](#)

[NB85E 設定](#)

●MJX440 for V831/832

[MJX440 設定](#)

[ROM 設定](#)

[ENV 設定](#)

[V831 設定](#)

●MJX440 for NB85E

[MJX440 設定](#)

[ROM 設定](#)

[ENV 設定](#)

[NB85E 設定](#)

●MJX440 for TR4102/CW4020

[MJX440 設定](#)

[ROM 設定](#)

[ENV 設定](#)

[FLASH 設定](#)

[MIPS/EJtag 設定](#)

●MJX440 for ARM7/9

[MJX440 設定](#)

[ROM 設定](#)

[ENV 設定](#)

[ETM 設定](#)

[MJX440 ARM 設定](#)

【注意】「MJX330 for ARM7/9」において MJX330 本体裏面のシールに記載されている型番が **MJX330-ARM-XXX** となっているものは「MJX330 for ARM7/9」の旧型機になります。この場合コンフィグレーション設定は「MJX440 for ARM7/9」と同一設定を行ってください。

4.1 製品別設定

4.1.1 MJX440 設定 (MJX440)

MJX440 本体に関わる設定を行います。

【注意】 汎用品の「MJX330 for MIPS/EJTAG2.6」、「MJX330 for VR5500」および「MJX330 for ARM」製品をお買い上げの場合は、MJX440 の設定はございません。「4.1.2 MJX330 設定」をご覧ください。



起動時 JTAG クロック

MJX440 を起動するときの JTAG クロック周波数を指定します。

設定可能な周波数は MJX440 各機種毎に異なります。

JTAG クロック周波数は MJXDEBW デバッグコマンドで変更することができます。

周波数が高いほど、高速にターゲットボードにアクセスできます。

指定した周波数でターゲットボードに正しくアクセスできない場合は低い周波数を指定してください。

インターフェース カード

ホストインターフェースの種別を指定します。

PCI/PCMCIA/USB/LANのいずれかを選択してください。

【注意】 ホストコンピュータに PCI/PCMCIA が両方実装されている場合、この設定により使用する インターフェースを選択することはできません。

EMM 容量

MJX440 に実装されている[エミュレーションメモリ](#)の容量を指定します。

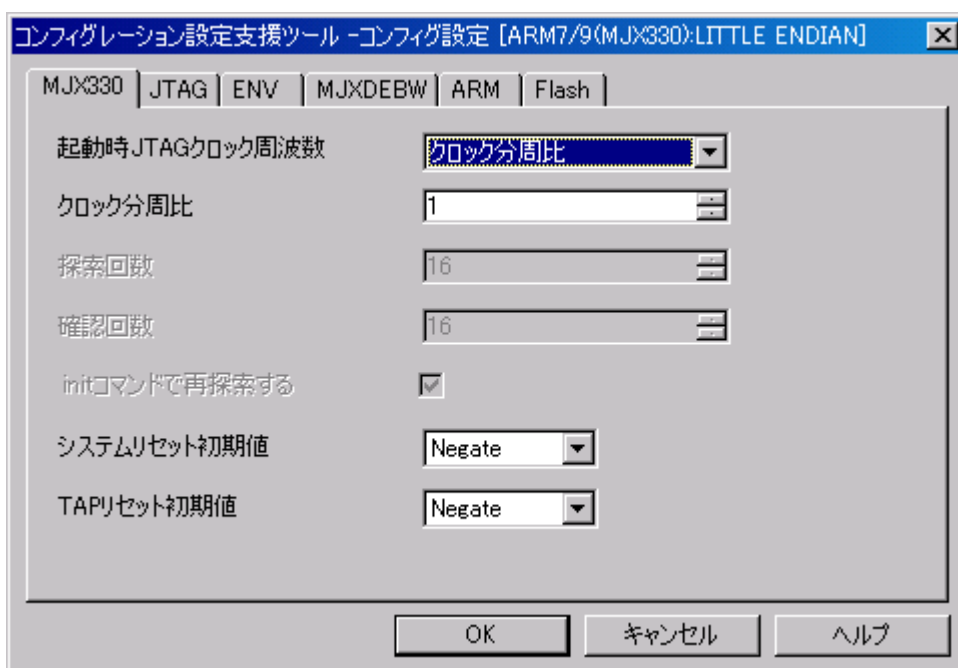
0Mbyte/4Mbyte/8Mbyte/16Mbyte からいずれかを選択してください。

【注意】 「MJX330 for NB85E」製品をお買い上げの場合は、「MJX440 設定」を使用します。
この際必ず「インターフェースカード」設定は PCMCIA を、また「EMM 容量」設定は 0Mbyte を
選択してください。なお、「MJX330 for NB85E」におきましては「起動時 JTAG クロック」設定は
25MHz/12.5MHz と表示されますが、実際の JTAG クロックは 20MHz/10MHz になります。

4.1.2 MJX330 設定 (MJX330)

MJX330 本体に関わる設定を行います。

【注意】 汎用品の「MJX330 for MIPS/EJTAG2.6」、「MJX330 for VR5500」および「MJX330 for ARM」機種は、MJX330 設定が必要です。他の機種ではこの設定はございません。



起動時 JTAG クロック周波数

MJXDEBW 起動時の JTAG クロック周波数の決定方法を指定します。

以下の中から選択してください。

クロック分周比

MJX330 システムクロックに対する分周比で設定します。

自動最高探索

動作可能な JTAG クロック周波数を自動的に探索します。

RTCK 同期 (ARM9E-S コアのみ)

RTCK 同期動作を行います。

クロック分周比を選択した場合、次の「クロック分周比」を指定してください。

自動最高探索を選択した場合、「探索回数」、「確認回数」、「init コマンドで探索する」を設定してください。
RTCK 同期を選択した場合、追加の設定項目はありません。

【注意】 汎用品の「MJX330 for MIPS/EJTAG2.6」および「MJX330 for VR5500」は、「クロック分周比」のみ設定できます。

クロック分周比

MJX330 を起動するときの JTAG クロック周波数を MJX330 システムクロックに対する分周比により指定します。分周比は、1～4096 を指定できます。

システムクロックは、通常品では 40MHz です。

探索回数

自動探索する回数を入力します。

大きな数を指定すると、より高い精度で最高クロックを探索できますが、起動時間が長くなります。

確認回数

自動探索時に、試行周波数で確実に動作するかを確認する回数を入力します。

小さすぎると動作可能の判断を誤り、エラーが発生する場合があります。

init コマンドで再探索する

init コマンドまたはメニューから「エミュレーション」-「初期化」を指定した時に、毎回 JTAG クロック自動最適探索を行うかどうかを指定します。

システムリセット初期値

JTAG のシステムリセット信号の初期値を入力します。

MJXDEBW の終了時に指定値に設定されます。

TAP リセット初期値

JTAG の TAP リセット信号の初期値を入力します。

MJXDEBW の終了時に指定値に設定されます。

【注意】 「MJX330 for NB85E」製品をお買い上げの場合は、「4.1.1 MJX440 設定」をご覧ください。

【注意】 MJX330 本体は、不揮発メモリを持っていません。
このため PC の電源投入直後には、システムリセット等の JTAG 信号は指定した初期値ではなく、全て negate になります。指定した初期値にするためには一度 MJXDEBW を起動、終了してください。

4.2 JTAG 設定 (JTAG)

JTAG に関わる設定を行います。

【注意】 汎用品の「MJX330 for MIPS/EJTAG2.6」、「MJX330 for VR5500」および「MJX330 for ARM」機種は、JTAG 設定が必要です。他の機種ではこの設定はございません。



検出モード

検出モードを選択します。

AUTO

JTAG チェインに接続されているデバイス数とそれぞれの IR 長を測定し、対象デバイス順位のみの指定でデバッグ対象 CPU を指定します。

MANUAL

IR 長／前段・後段チェーンデバイス数・総 IR 長によりデバッグ対象 CPU を指定します。

対象デバイス順位

デバッグ対象 CPU が JTAG チェイン中の何番目のデバイスかを指定します。

IR 長

デバッグ対象 CPU の JTAG インストラクションレジスタ (IR) のビット長を入力します。

前段チェーンデバイス数

JTAG チェインに複数のデバイスが接続されている場合、デバッグ対象 CPU よりも前方 (TDI 側) に接続されているデバイスの総数を入力します。

前段チェーン総 IR 数

JTAG チェインに複数のデバイスが接続されている場合、デバッグ対象 CPU よりも前方に接続されている各デバイスの IR 長の総和を入力します。

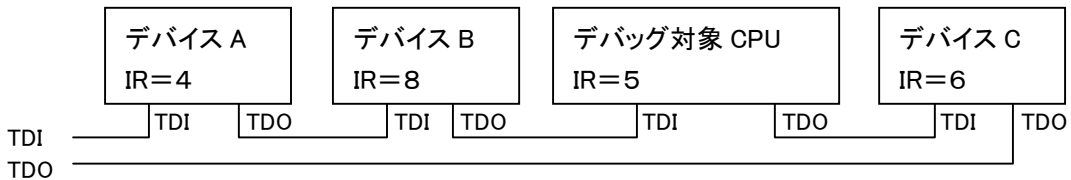
後段チェーンデバイス数

JTAG チェインに複数のデバイスが接続されている場合、デバッグ対象 CPU よりも後方 (TDO 側) に接続されているデバイスの総数を入力します。

後段チェーン総 IR 数

JTAG チェインに複数のデバイスが接続されている場合、デバッグ対象 CPU よりも後方に接続されている各デバイスの IR 長の総和を入力します。

例



対象デバイス順位	3 (TDI 側から数えた順番)
IR 長	5 (デバッグ対象 CPU の IR 長)
前段デバイス数	2 (デバイス A とデバイス B)
前段デバイス総 IR 長	12 (デバイス A の IR 長 + デバイス B の IR 長)
後段デバイス数	1 (デバイス C)
後段デバイス総 IR 長	6 (デバイス C の IR 長)

TDOクロック反転

TDO のサンプルエッジを JTAG 標準の TCK 立ち上がりから、TCK 立ち下がりに変更します。

補足

高速 JTAG クロックの時に TDO が遅れる場合の対策

JTAG クロックを高くするとケーブル等の遅延の影響が相対的に大きくなり、JTAG 標準のタイミングでは TDO を正常にサンプルできず、エラーが発生する場合があります。このような場合、以下の表のパラメータ設定により TDO のサンプルタイミングを調整してください。

	TDO クロック反転	後段チェインデバイス数	備考
早 ↓ 遅	反転	+0	
	非反転	+0	標準
	反転	+1	
	非反転	+1	

4.3 エミュレーションメモリ設定 (ROM)

エミュレーションメモリに関する設定を行います。



ROM 先頭アドレス

ターゲットシステムの ROM 領域の先頭アドレスを論理アドレス(16 進数)で指定します。複数の ROM を実装しているターゲットシステムの場合は、一番下位アドレスにマッピングされている ROM の先頭アドレスを指定してください。

(例) 0x00100000 番地から始まる ROM と、0x00180000 番地から始まる ROM が実装されているターゲットシステムの場合は、0x00100000 を指定してください。

ROM イメージ有効

アドレスをフルデコードしていないターゲットシステムや異なる論理アドレスが同一の物理アドレスをアクセスする CPU では、ROM 領域と同じようにアクセスできる ROM イメージ領域が存在する場合があります。

この領域をエミュレーションメモリ領域に割り当てるために ROM イメージを有効に設定します。

ROM イメージアドレス

ROM イメージ領域の先頭アドレスを論理アドレス(16 進数)で指定します。

ROM アクセスバス幅

ターゲットシステムの ROM が読み込まれるときのデータバス幅を指定します。

8/16/32/64 のいずれかを選択してください。

CPU のデータバス幅とは異なる場合がありますので注意してください。

ROM タイプ

ターゲットシステムで使用している ROM の種別を指定します。

64Kx16Bit(1MBit)/128Kx8Bit(1MBit)/128Kx16Bit(2MBit)/256Kx8Bit(2MBit)/
256Kx16Bit(4MBit)/512Kx8Bit(4MBit)/512Kx16Bit(8MBit)/1Mx8Bit(8MBit)/
1Mx16Bit(16MBit)/2Mx8Bit(16MBit)/2Mx16Bit(32MBit)/4Mx8Bit(32MBit)/
4Mx16Bit(64MBit)のいずれかを選択してください。

使用 ROM 個数

エミュレーションする ROM 個数を指定します。

0/1/2/4/8 のいずれかを選択してください。

4.4 ホスト環境(ENV)

ホストコンピュータに関する設定を行います。



転送バッファサイズ

MJXDEBW デバッガプログラムが使用する転送バッファの大きさを 64Kbyte 単位で指定します。デバッガプログラムには階層があるため、実際には 4 倍程度のメモリが消費されます。あまり大きな数字を指定するとスワップが発生してかえって低速になります。この数字を大きくしても劇的な変化は期待できません。

【注意】 ホストインターフェースに USB またはLANを使用する場合、転送バッファサイズを512Kbyte以上に設定しないでください。

カレントディレクトリ

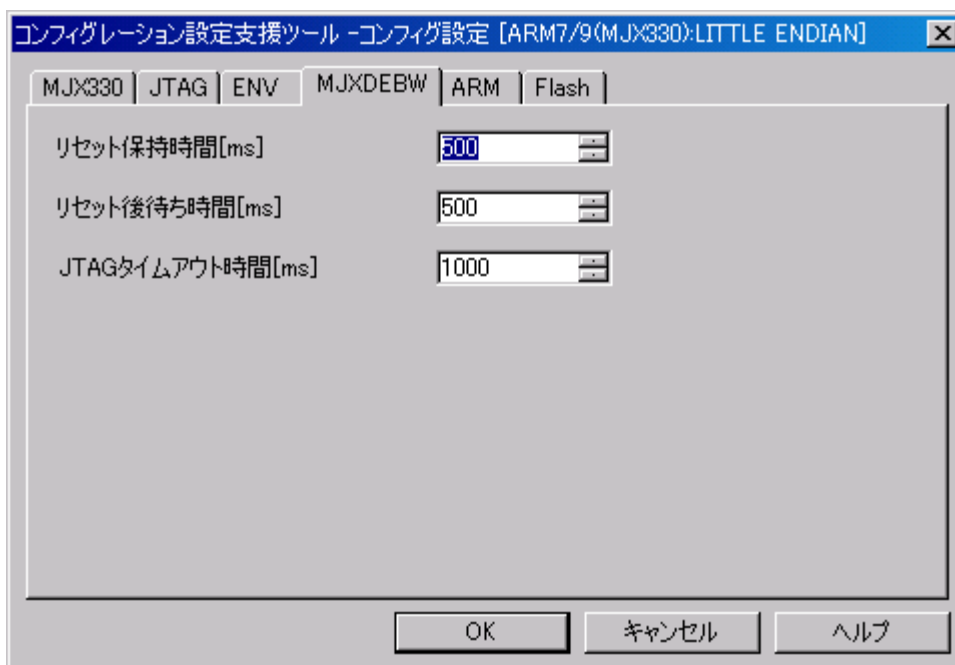
MJXDEBW デバッガプログラムの使用中にダウンロードなどを行うときに「ファイルを開く」ダイアログが表示されます。

この時にカレントディレクトリ設定が「可変」の場合、カレントディレクトリが選択したファイルのディレクトリに移動します。「固定」の場合、カレントディレクトリは移動しません。

【注意】 MJXDEBW デバッガプログラムを起動するときにコンフィグレーションファイルを選択するダイアログボックスが出ます。この時はコンフィグレーションの設定にかかわらずカレントディレクトリが移動します。即ち MJXDEBW デバッガプログラム起動時のカレントディレクトリはコンフィグレーションが存在するディレクトリになります。

4.5 MJXDEBW 設定 (MJXDEBW)

MJXDEBW デバッガ プログラムに関する設定を行います。



リセット保持時間[ms]

MJXDEBW プログラムがターゲット リセット時に JTAG システムリセット信号を保持する時間を入力します。

リセット後待ち時間[ms]

リセット後にデバッガ動作を開始するまでの待ち時間を入力します。

JTAG タイムアウト時間[ms]

JTAG 動作時にタイムアウトエラーと判定する時間を入力します。

【注意】 汎用品の「MJX330 for MIPS/EJTAG2.6」および「MJX330 for VR5500」機種は、「リセット保持時間[ms]」のみ設定できます。

4.6 CPU 個別設定

CPUに関する固有の設定は、各CPUにより異なります。お使いのCPUの項目に従って設定してください。

4.6.1 V831 設定 (V831)

V831CPU に関する固有の設定を行います。



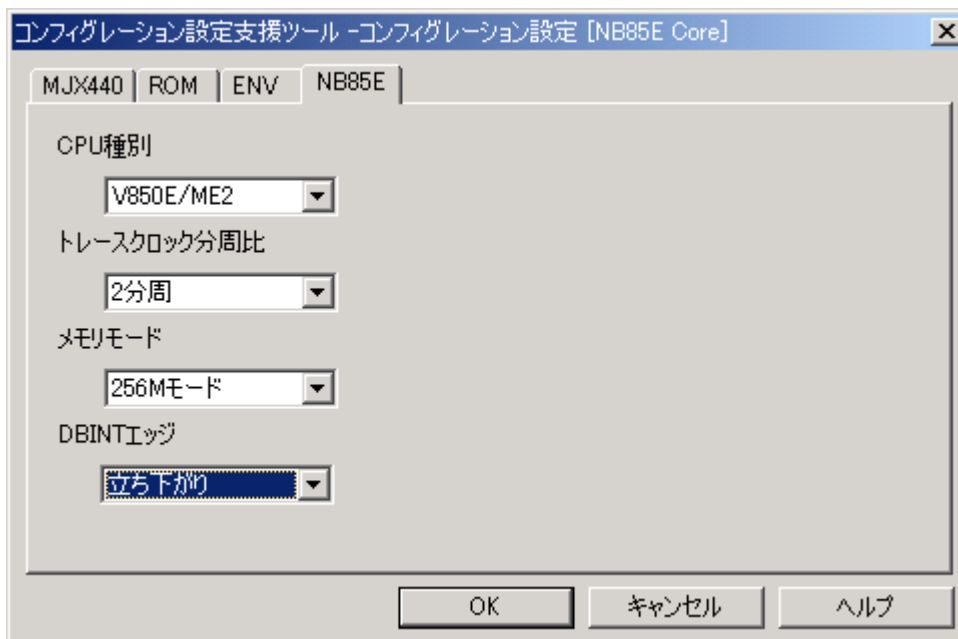
例外ハンドラ EPC/FEPC 有効/無効選択

例外ハンドラ内でプログラムが停止したときに、トレース結果の逆アセンブラ表示を行う場合にEPC/FEPCを例外(割込)発生アドレスとして使用するかどうかを設定します。

例外ハンドラ内でEPC/FEPCを書き換える場合や、RTOSを使用している場合は無効に設定してください。

4.6.2 NB85E 設定 (NB85E)

NB85ECPU に関する固有の設定を行います。



CPU 種別

CPU種別を以下の中から選択します。

- NB85ECore
- V850E/ME2

トレースクロック分周比

NB85ECPUコアではN-Wireトレースクロック周波数をVBCLK周波数の1分周または2分周に切り替えることができます。MJX440 for NB85Eの最高クロック周波数(66MHz)を超えないように設定してください。

メモリモード

ターゲット CPU コアが使用するメモリモードを指定します。
64M モード/256M モード のいずれかを選択してください。

DBINT エッジ

外部入力信号によりプログラムを強制停止するときに設定します。(外部トリガブレイク機能)

無効/立ち上がり/立ち下がり のいずれかを選択してください。

外部トリガブレイク機能を使用しない場合、「無効」に設定してください。

外部トリガブレイク機能を使用する場合、ブレイクさせるエッジを指定してください。

4.6.3 MIPS/EJTAG 設定 (MIPS/EJTAG)

TR4102/CW4020 に関する固有の設定を行います。



DMA 転送有効

ターゲットボード上のメモリアクセスに、CPUのDMA機能を使うかどうかを指定します。

DMA転送を有効にすると高速にメモリアクセスできるため、オブジェクトファイルのダウンロードも高速になります。

【注意】 DMA 転送は、CPU のEJTAG が DMA 機能を持つ場合にのみ使用できます。
 DMA 転送はメモリの物理アドレスに直接書込みを行います。
 従って仮想記憶オペレーティングシステムを使用していて論理アドレスと物理アドレスのマッピングが不明な場合や論理アドレスが不連続な物理アドレスにマッピングされている場合、DMA 転送は使用できません。

DMA アドレスオフセット

DMA 転送は物理アドレスに直接書込みを行います。

論理アドレスと物理アドレスにオフセットがある場合指定します。

CPU 物理アドレス幅

CPU の物理アドレス幅を 32～64bit の範囲で指定します。

【注意】 MJX440 for TR4102/CW4020 では 32 または 64 以外の設定は禁止です。

MIPS16

MIPS16 命令を使用するかどうかを指定します。

【注意】 現在のバージョンでは MIPS16 命令は使用できません。

2次キャッシュサイズ

2次キャッシュのサイズを kByte 単位で指定します。

2次キャッシュが無い場合は 0 を指定してください。

< 補足説明 >

DMA アドレスオフセット

MJX440 は以下の2つの方法で、ターゲットリソース(メモリ)にアクセスすることができます。

- DMA - CPU 内 DSU(Debug Support Unit) の DMA*1 機能を利用し実行
- モニタ - CPU のカーネルモードで動作するプログラムを実行

DMA は CPU ハードウェアの機能であるため、高速に動作します。

モニタは JTAG ケーブルを通して実行されるためかなり低速動作ですが、DMA を使用するとターゲットボードで問題が発生する場合や、DMA 機能の無い CPU の場合に使用できます。

DMA、モニタのどちらの機能を使用するかはコンフィグレーション支援ツール MJXCfg.exe で指定します。

CPU が DMA 機能を持つ場合は「DMA 転送機能有効」、「DMA アドレスオフセット」が有効になります(DMA 機能を持たない場合は無効になります)。

DMA 機能を使用する場合は「DMA 転送機能有効」のチェックをオンにします。そして「DMA アドレスオフセット」を指定します。

「DMA アドレスオフセット」の意味を以下で説明します。

CPU 上で動作するソフトウェア(OS、アプリケーション共) が使用するのは仮想アドレスで、CPU の MMU (Memory Management Unit) の TLB (Translation Lookaside Buffer : 高速変換緩衝機構) を使用して仮想記憶を実装する OS(オペレーティングシステム) が、これを実メモリに対応する物理アドレスに変換します。

DMA 機能は CPU 内部のハードウェアの機能であるため、ターゲットリソース(メモリ)へのアクセスには物理アドレスを使用します。

DMA 機能を使用する場合は MMU/TLB によるアドレス変換が利用できないため、MJXDEBW デバッガが MMU の代わりに

仮想アドレス → 物理アドレス

のアドレス変換を行う必要があります。

MJXDEBW デバッガはこのアドレス変換を、単純な加算式として処理します。

物理アドレス = 仮想アドレス + DMA アドレスオフセット

例えば、ファイルデータが仮想アドレス 1000h から始まるデータを持つとして、これがターゲットボード上メモリの物理アドレス 8000h ~ にダウンロードされる場合、「DMA アドレスオフセット」には 7000h (8000h と 1000h の差) を指定します。

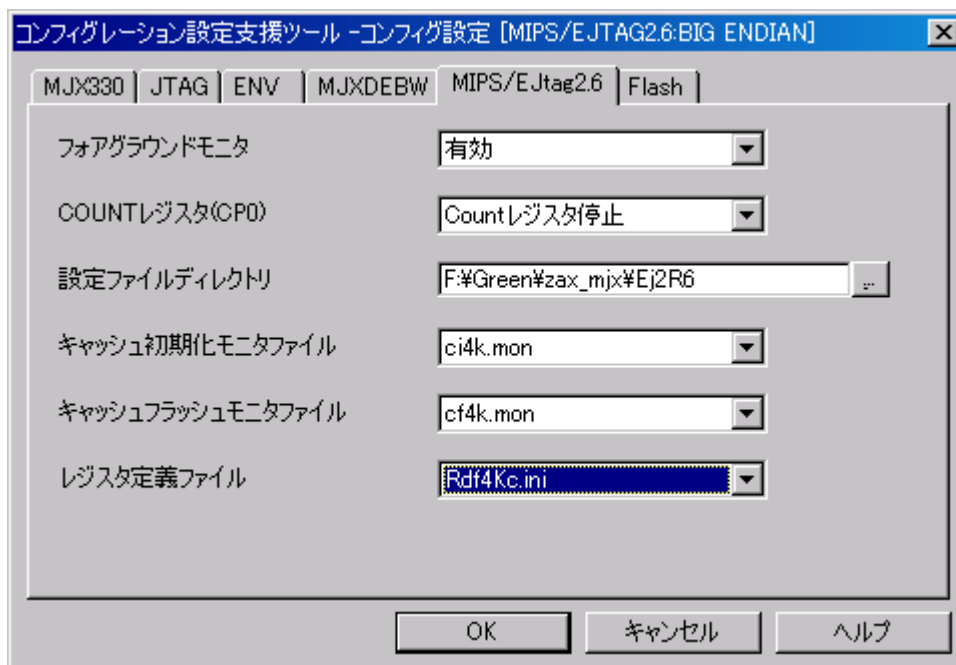
物理アドレス = 仮想アドレス + 7000h

というアドレス変換式になります。

*1 DMA = Direct Memory Access

4.6.4 MIPS/EJTAG2.6 設定 (MIPS/EJTAG2.6)

MIPS/EJTAG2.6 に関する固有の設定を行います。



フォアグラウンドモニタ

Mjxdebw プログラムから MJX バイナリ形式オブジェクトファイルをダウンロードするときにターゲットメモリの一部をモニタ領域として使用することにより、より高速にダウンロードが実行できます。

フォアグラウンドモニタを「有効」に設定してください。

EJTAG2.60 以降では EJTAG の高速ダウンロード機能を用いることにより、より高速なダウンロードが可能です。

フォアグラウンドモニタを「有効(高速)」に設定してください。

【注意】

1. ダウンロード対象メモリ領域がプログラム実行可能領域でない場合、「有効」または「有効(高速)」の設定では正常なダウンロードは行えません。
2. フォアグラウンドモニタの設定を「有効(高速)」にした場合、メモリアクセスによる例外 (TLB 例外 etc.) 検出は行われません。例外が発生しないことが明らかな領域に対してのみこの設定を使用してください。
3. EJTAG2.5 では「有効(高速)」の設定は使用できません。

COUNT レジスタ

ターゲット上のアプリケーションプログラムが停止してデバッグモードにいるときに、CP0 の COUNT レジスタのカウントをそのまま継続するか停止するかを設定します。

【注意】対象 CPU にこの機能が実装されていない場合があります。詳細は対象 CPU のマニュアルをご覧ください。

設定ファイルディレクトリ^{*1}

「キャッシュ初期化モニタファイル」、「キャッシュフラッシュモニタファイル」、「レジスタ定義ファイル」を保存しているディレクトリを設定します。「...」ボタンを押してディレクトリを指定してください。

【注意】ホスト環境(ENV)のカレントディレクトリ設定で「可変」を選択した場合、このディレクトリ設定は必ず絶対パスで設定してください。INIT コマンドが正常に動作しない場合があります。

キャッシュ初期化モニタファイル

デバッグ対象 CPU のキャッシュメモリを初期化するためのプログラムを記述したファイルを指定します。

キャッシュフラッシュモニタファイル

デバッグ対象 CPU のキャッシュメモリをフラッシュするためのプログラムを記述したファイルを指定します。

レジスタ定義ファイル

デバッグ対象 CPU のレジスタ構成を記述したレジスタ定義ファイルを指定します。

^{*1} 「設定ファイルディレクトリ」で指定したディレクトリに存在するファイルが、「キャッシュ初期化モニタファイル」、「キャッシュフラッシュモニタファイル」、「レジスタ定義ファイル」項目の選択肢となります。

4.6.5 ARM 設定 (ARM) ~ MJX440 for ARM

MJX440 for ARM に関する固有の設定を行います。



CPU 種別

CPU種別を選択します。

DBGACK

LOWまたはHIGHのいずれかを指定します。

デバッグモードにおいて EmbeddedICE の Debug control register の0ビットに設定され、デバッガによるメモリアクセス時の ARM コアの実出力信号 DBGACK に反映されます。

詳しくは、ARM のターゲット CPU およびマニュアルをご覧ください。

TDOサンプリング調整

TDOサンプリングの調整は、+1 TCKまたは なしを選択します。

JTAG インターフェース回路のタイミング調整を行います。通常の場合「なし」を選択してください。

TCK \geq 40MHz の場合において、TCK の立ち下がりに対して CPU 側の TDO 出力が 10ns 以上遅れる場合、+1TCK を選択してください。

4.6.6 ARM 設定 (ARM) ~ MJX330 for ARM

汎用品の MJX330 for ARM に関する固有の設定を行います。



CPU 種別

CPU種別を選択します。

DBGACK

LOWまたはHIGHのいずれかを指定します。

デバッグモードにおいて EmbeddedICE の Debug control register の0ビットに設定され、デバッガによるメモリアクセス時の ARM コアの出力信号 DBGACK に反映されます。

詳しくは、ARM のターゲット CPU およびマニュアルをご覧ください。

DBG RQ 初期値

JTAG の DBG RQ 信号の初期値を入力します。

MJXDEBW の終了時に指定値に設定されます。

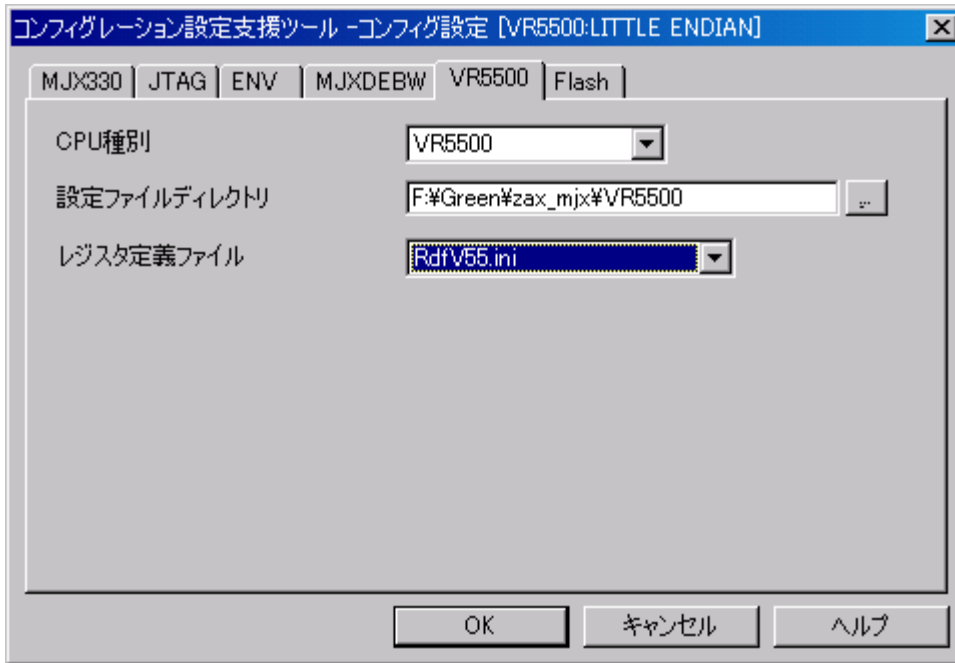
可能なターゲットメモリを使用しない(RDI I/F)

RDI I/F のターゲット実行指示のうち、CP15に対する MCR/MRC 命令など、可能なものを JTAG スキャンに振り替えてターゲットメモリを使用しないようにします。

【注意】 RDI I/F をご使用になる場合、フラッシュメモリ書込み機能をご使用にならない場合でも「Flash 設定」 - 「RAM ワークエリア先頭アドレス」を設定してください。

4.6.7 VR5500 設定(VR5500)

VR5500 に関する固有の設定を行います。



CPU種別

CPU種別を選択します。

設定ファイルディレクトリ

「レジスタ定義ファイル」を保存しているディレクトリを設定します。「...」ボタンを押してディレクトリを指定してください。

【注意】ホスト環境(ENV)のカレントディレクトリ設定で「可変」を選択した場合、このディレクトリ設定は必ず絶対パスで設定してください。INIT コマンドが正常に動作しない場合があります。

レジスタ定義ファイル

デバッグ対象 CPU のレジスタ構成を記述したレジスタ定義ファイルを指定します。

4.7 ETM 設定(ETM)

ETM に関する固有の設定を行います。



ETMあり

ターゲットCPUにETM機能が実装されている場合、ETMありにします。
ETMありにすると、ユーザ プログラム実行後、トレース表示をすることができます。

トレースポートサイズ

トレースポートのサイズを4、8、16-bitのいずれかを指定します。
使用できる最大ポート幅はターゲットCPUの実装により異なります。
詳しくはターゲットCPUのマニュアルをご覧ください。

トレースクロックエッジ

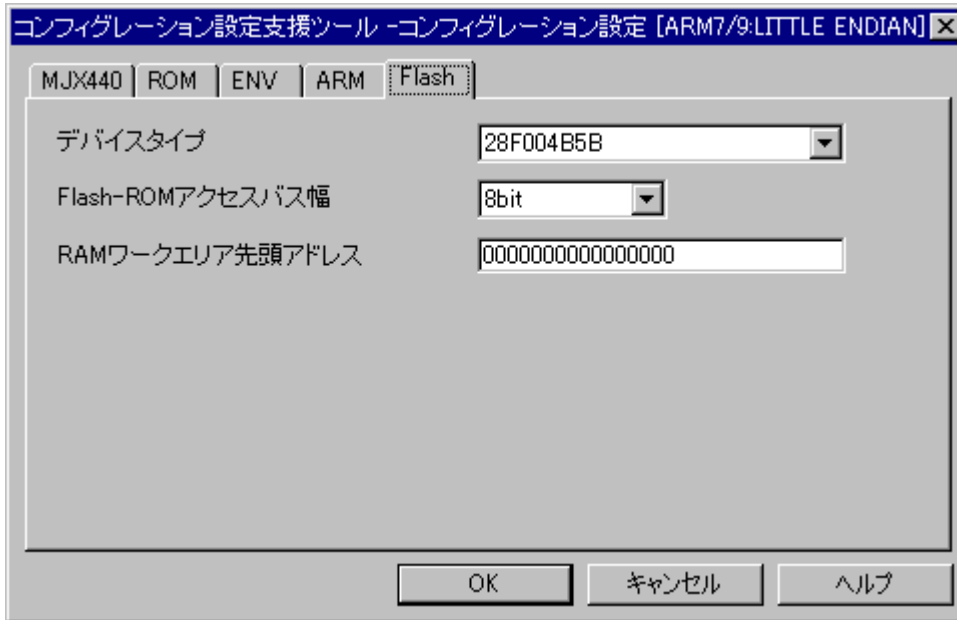
片エッジまたは両エッジを選択します。
ターゲットCPUの実装により「両エッジ」が使用できない場合があります。
詳しくはターゲットCPUのマニュアルをご覧ください。

MMDCTRL [7:0]

ETMのメモリマップデコード制御レジスタへ書き込む値を0x0000～0x00FFの範囲で指定します。

4.8 Flash 設定(Flash)

フラッシュメモリ書き込み機能の設定を行います。



デバイスタイプ

フラッシュメモリのデバイス名を指定します。
 フラッシュメモリの品種毎にデバイス情報定義ファイルが必要です。
 詳細についてはMJX440 User's Manualをご覧ください。

Flash-ROM アクセスバス幅

ターゲットシステムのFlash-ROMがアクセスされる時のデータバス幅を指定します。
 8/16/32/64のいずれかを選択してください。
 CPUのデータバス幅とは異なる場合がありますので注意してください。

RAMワークエリア先頭アドレス

フラッシュメモリ書き込み機能はターゲットシステムのRAM領域を使用します。

利用可能なRAM領域のアドレスを入力してください。フラッシュメモリ書き込みのために必要なRAM容量は、以下の計算式で求めることができます。

18K バイト + (フラッシュ デバイスの全セクタ数 × 8) バイト + 更新されるセクタサイズ^{※1}

【注意】 デバイスタイプおよびFlash-ROMアクセスバス幅はFLASHコマンドの既定値です。
FLASH コマンドで明示的に指定することによりコンフィグレーションファイルでの指定とは異なるデバイスに異なるバス幅で書き込むことが可能です。

^{※1} 複数あるときはそのうち最大

検索項目

[MJX 機種選択](#)

[ARM 設定\(MJX440 for ARM\)](#)

[ARM 設定\(MJX330 for ARM\)](#)

[CPU選択](#)

[EMM 容量](#)

[インターフェースカード](#)

[JTAG クロック](#)

[JTAG 設定](#)

[MIPS/EJTAG 設定](#)

[MIPS/EJTAG2.6 設定](#)

[MJX440 設定](#)

[MJX330 設定](#)

[NB85E 設定](#)

[VR5500 設定](#)

[ROM](#)

[ROM イメージ](#)

[ROM イメージ有効](#)

[ROM 先頭アドレス](#)

[V831 設定](#)

[エミュレーションメモリ設定](#)

[コンフィグレーションファイル](#)

[ホストインターフェース](#)

[ホスト環境](#)

[MJXDEBW 設定](#)

[起動時 JTAG クロック](#)

[転送バッファサイズ](#)

[例外ハンドラ](#)

[ETM 設定](#)

[Flash設定](#)